

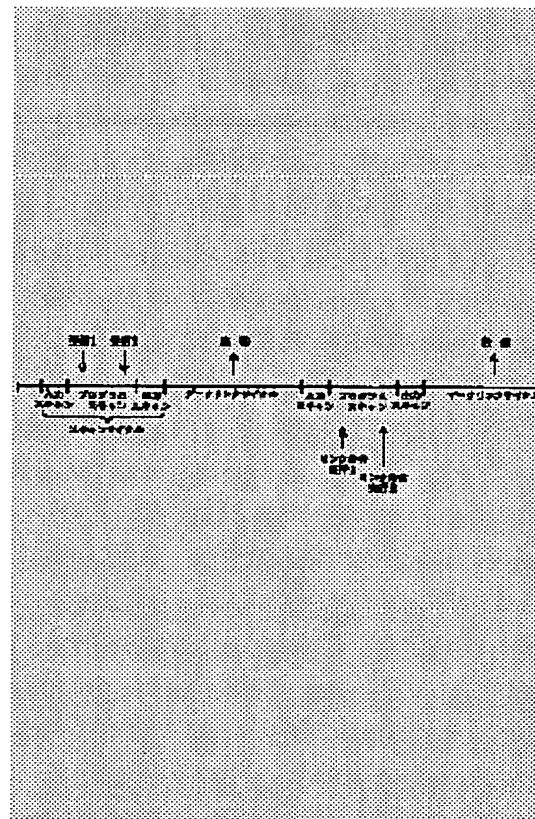
PROGRAMMABLE CONTROLLER

Patent number: JP11065623
Publication date: 1999-03-09
Inventor: MASUDA KOICHI; TAKEUCHI HIROYOSHI
Applicant: DENSO CORP
Classification:
- international: G05B19/05; G06F9/46
- european:
Application number: JP19970223525 19970820
Priority number(s):

Abstract of JP11065623

PROBLEM TO BE SOLVED: To provide a programmable controller in which a data link request can be exactly processed, and the well-balanced processing of each interruption processing request can be attained.

SOLUTION: When a data link request from an outside programmable controller(PC) is generated during the execution of a scan cycle by the PC, a reception handler successively sets the reception request in a reception queue, and when a data link request to the outside PC is requested from the PC, a transmission handler successively sets the transmission request in a transmission queue. Then, an OS (operating system) task controlling part executes a data link cycle for activating a responding task for processing the reception request set in the reception queue, and activating a transmitting task for processing the transmission request set in the transmission queue after the execution of the scan cycle.



では、送信キュー10 bにある送信要求の内、先頭から規定数だけを取出して送信パケットを作成する。

100361 そして、次の「送信フラグセント」の処理ステップS5に移行して、次回のリンクサイクルにおいて送信タスク9 dが起動されるよう前に送信フラグをセントする。すると、ステップS6に移行して、規定分の送信パケットを送信する。

100371 また、ステップS1において、既に応答待ちパケットがリストアップされており「YES」と判断する、監視タスク9 eが起動される（判断ステップW1～1）。その「タイムオーバー？」の判断ステップW1においては、監視タスク9 eは、応答待ちパケットに蓄積されている送信時間を参照して、規定されている応答待ち時間とオーバーしたか否かを判断する。待ち時間をオーバーした応答待ちパケットがなければ「NO」と判断してステップS2に移行する。

100381 判断ステップW1において、待ち時間がオーバーした応答待ちパケットがある場合は、監視タスク9 eは「YES」と判断して、「エラー/フラグをセットし、該当パケットを削除」の処理ステップW2に移行する。処理ステップW2においては、送信先から規定時間内に応答がなかったことを示すエラーフラグをRAM10の所定領域にセットすると、リストからタイムオーバーとなつた応答待ちパケットを削除する。そして、ステップS2に移行する。

100391 以上のように本事例によれば、PC3のCPU7及び演算プロセッサ8によるスキャンサンサイクルの実行中に外前のPCからのデータリンク要求が発生すると、受信ハンドラ9 aは、当該受信要求を送信キュー10 aに蓄積セントし、また、外部のPCに対するデータリンク要求がPC3側から発生すると、送信ハンドラ9 bは、当該送信要求を送信キュー10 bに蓄積セントする。そして、OSのタスク制御部9 fは、スキャンサンサイクルの実行後に、受信キュー10 aにセントされる受信要求を処理する応答タスク9 cを起動すると共に、送信キュー10 bにセントされている送信要求を処理する送信タスク9 dを起動するデータリンクサイクルをCPU7または演算プロセッサ8に実行させるようにした。

100401 さて、スキャンサンサイクルの実行中に発生したデータリンク要求は、当該スキャンサンサイクルの実行後に確実に処理されるので、從来とは異なり、データリンク性能が大きく劣化することがなく、一定の応答性能を維持することができる。逆に、スキャンサンサイクルの実行中に発生する他の割込み処理も、データリンク要求の処理によって妨げられることがないので、リアルタイムで処理することが望ましい「NO」割込みなどの処理に対する応答性をも良好にし得て、各割込み処理要求をバランス良く処理することができます。

100411 また、本実施例によれば、タスク制御部9

によって起動される応答タスク及び送信タスクに、1回の起動時にCPU7または演算プロセッサ8に処理させる受信要求及び送信要求の数に制限を設けたので、データリンクサイクルの実行時間に制限することによって、各割込み処理要求を一層バランス良く処理することができる。

100421 本発明は上記し且つ図面に記載した実施例にのみ限界されるものではなく、次のようないふては抗張が可能である。システムの仕様によって、データリンク要求が一定時間内において大量に発生する可能性が低い場合には、1回の起動時に処理される受信要求及び送信要求の数に、特に制限を設ける必要はない。また、システムの仕様に応じてユーザが制限数を設定できるようにしておきたい。

100431 プロセッサは、必ずしもCPU7及び演算プロセッサ8の両方を用いる必要はなく、1個のCPUで基本命令及び応用命令を処理するものであっても良い。図1では、受信要求と異なるスキャンサンサイクルにおいて発生した例を示したが、両者が同じスキャンサンサイクルにおいて同時に発生した場合であっても、その次のリンクサイクルにおいて応答タスク9 c、送信タスク9 dをシリアルに起動して処理すれば良い。

受信及び送信タスク9 c及び9 dを起動するのに受信及び送信フラグをセントするのに代えて、タスク制御部9 fが受信及び送信キュー10 a及び10 bを直接参照することで、受信及び送信要求がセットされれば各タスクを起動するようにしておきたい。

【図面の簡単な説明】
【図1】本発明の一実施例におけるスキャンサンサイクル及びリンクサイクルの処理流れを概念的に示す図

【図2】图1において、発生した受信要求に対応する部分を詳細に示す図

【図3】图1において、発生した送信要求に対応する部分を詳細に示す図

【図4】応答タスクの処理内容を示すフローチャート

【図5】送信タスクの処理内容を示すフローチャート

【図6】プログラムコントローラのROMの内容を概念的に示す図

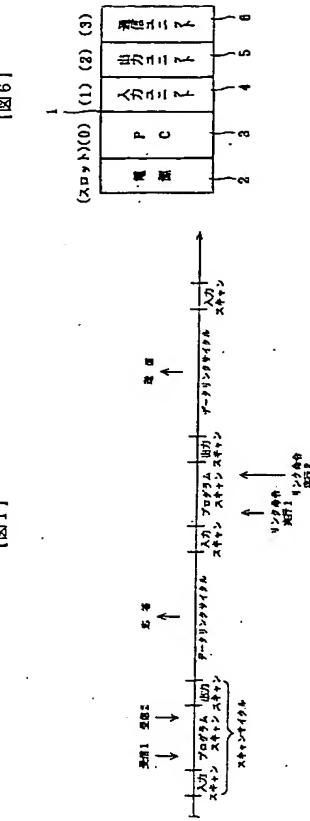
【図7】プログラムコントローラの要時電気的構成を示す図

【図8】(a)はプログラムコントローラのRAMの内容を概念的に示す図、(b)は同プログラムコントローラのROMの内容を概念的に示す図

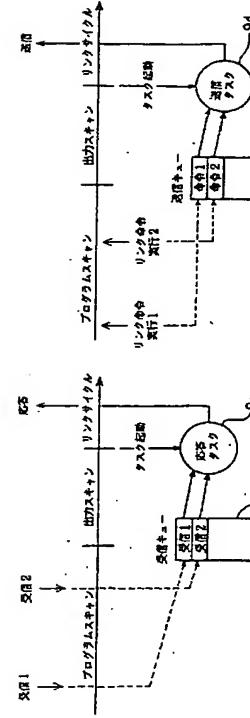
【符号の説明】
3はプログラムコントローラ、4は入力ユニット、5は出力ユニット、7は汎用CPU(プロセッサ)、8はビット演算プロセッサ(プロセッサ)、9 aは受信ハンドラ(受信キーセット手段)、9 bは送信ハンドラ(送信キーセット手段)、9 cは応答タスク、9 dは送信タスク、9 fはタスク制御部(スキャンサンサイクル実

9 行手段、リンクサイクル実行手段)、10 aは受信キュー 一、10 bは送信キューを示す。

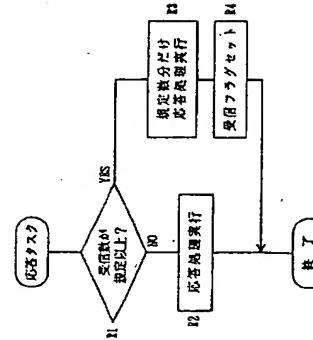
[図1]



[図2]

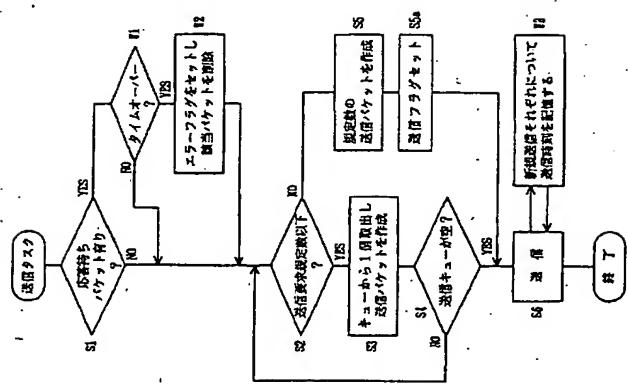


[図3]

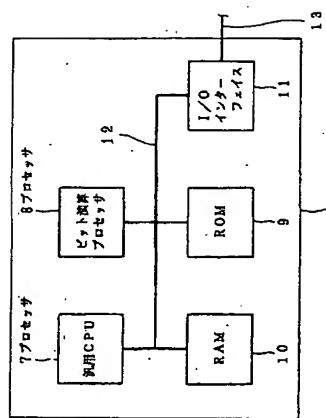


[図4]

[図5]



[図7]



13

3

10

9

11

12

1

2

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2

3

4

5

6

7

8

9

10

11

12

13

1

2